

1105K 3/22 公開特許公報 (A) 3/28

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-260773

(43)公開日 平成6年(1994)9月16日

(51)Int.Cl.<sup>5</sup> 識別記号 庁内整理番号  
H05K 3/46 Z 6921-4E  
H01P 3/08 C 7511-4E  
H05K 1/11 C 7511-4E

F I

技術表示箇所

審査請求 未請求 請求項の数 2 OL (全 6 頁)

(21)出願番号 特願平5-41649  
(22)出願日 平成5年(1993)3月3日

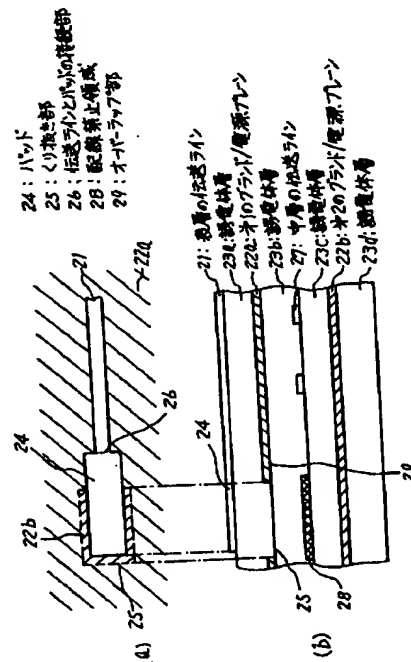
(71)出願人 000000295  
沖電気工業株式会社  
東京都港区虎ノ門1丁目7番12号  
(72)発明者 菊地 利幸  
東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内  
(72)発明者 遠藤 克美  
東京都港区芝浦4丁目11番15号 株式会社  
沖ビジネス内  
(74)代理人 弁理士 清水 守 (外2名)

(54)【発明の名称】 高速信号伝送用回路基板のパッド部の構造

(57)【要約】 (修正有)

【目的】 パッドとグラウンドのオーバーラップ量を調整することにより、インピーダンス整合を図る。

【構成】 幅の広いパッド24を有する表層の伝送ライン21と、この下方に誘電体層23aを介してグラウンド/電源プレーン層22aと、さらにこの下方に誘電体層23bを介して伝送ライン27と、誘電体層23cを介してグラウンド/電源プレーン層22bと、グラウンド/電源プレーン層22aにパッド24の配線引き出し方向の寸法は小さく、パッド24の配線引き出し方向以外の方向の寸法は若干大きく形成されるくり抜き部25と、中層の伝送ライン27に、グラウンド/電源プレーン層22aのくり抜き部25より若干大きめの配線禁止領域28とを設ける。



## 【特許請求の範囲】

【請求項1】 信号伝送用導体層と中層に形成したグラウンド／電源プレーンとの間に誘電体層を形成することによりインピーダンス整合を図る高速信号伝送用回路基板のパッド部の構造において、

- (a) 表面に形成される幅の広いパッド部を有する第1の信号伝送用導体層と、
- (b) 該第1の信号伝送用導体層の下方に誘電体層を介して形成される第1のグラウンド／電源プレーン層と、
- (c) 該第1のグラウンド／電源プレーン層の下方に誘電体層を介して形成される第2の信号伝送用導体層と、
- (d) 該第2の信号伝送用導体層の下方に誘電体層を介して形成される第2のグラウンド／電源プレーン層と、
- (e) 前記パッド部の直下の前記第1のグラウンド／電源プレーン層に該パッド部の配線引き出し方向の寸法は小さく、該パッド部の配線引き出し方向以外の方向の寸法は若干大きく形成されるくり抜き部と、
- (f) 前記第2の信号伝送用導体層に、前記第1のグラウンド／電源プレーン層のくり抜き部より若干大きめの配線禁止領域とを設けることを特徴とする高速信号伝送用回路基板のパッド部の構造。

【請求項2】 信号伝送用導体層と中層に形成したグラウンド／電源プレーンとの間に誘電体層を形成することによりインピーダンス整合を図る高速信号伝送用回路基板のパッド部の構造において、

- (a) 表面に形成される幅の広いパッド部を有する第1の信号伝送用導体層と、
- (b) 該第1の信号伝送用導体層の下方に誘電体層を介して形成される第1のグラウンド／電源プレーン層と、
- (c) 該第1のグラウンド／電源プレーン層の下方に誘電体層を介して形成される第2の信号伝送用導体層と、
- (d) 該第2の信号伝送用導体層の下方に誘電体層を介して形成される第2のグラウンド／電源プレーン層と、
- (e) 該第2のグラウンド／電源プレーン層の下方に誘電体層を介して形成される第3の信号伝送用導体層と、
- (f) 該第3の信号伝送用導体層の下方に誘電体層を介して形成される第3のグラウンド／電源プレーン層と、
- (g) 前記パッド部の直下の前記第1のグラウンド／電源プレーン層に該パッド部の配線引き出し方向の寸法は小さく、該パッド部の配線引き出し方向以外の方向の寸法は若干大きく形成される第1のくり抜き部と、
- (h) 前記第2の信号伝送用導体層に、前記第1のくり抜き部より若干大きめの第1の配線禁止領域と、
- (i) 前記パッド部の直下の前記第2のグラウンド／電源プレーン層に該パッド部の配線引き出し方向の寸法は若干小さく、前記パッド部の配線引き出し方向以外の方向の寸法は前記第1のくり抜き部より若干大きく形成される第2のくり抜き部と、
- (j) 前記第2の信号伝送用導体層に、前記第2のくり抜き部より若干大きめの第2の配線禁止領域とを設ける

ことを特徴とする高速信号伝送用回路基板のパッド部の構造。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は高速信号を伝送する回路基板のパッド部の構造に関するものである。

【0002】

【従来の技術】 従来、この種の分野の技術としては、「特願平3-179237 高速信号伝送用回路基板」に開示されるものがある。図5はかかる第1の従来例を示す高速信号伝送用回路基板のパッド部の構造を示す図であり、図5(a)はその高速信号伝送用回路基板のパッド部の平面図、図5(b)はその高速信号伝送用回路基板のパッド部の断面図である。

【0003】 これらの図に示すように、第1層(表層)は、高速信号用ライン(以下、伝送ラインという)層であり、伝送ライン1、部品搭載用パッド4及び接続用パッド(以下、総称してパッドという)、誘電体層3aからなる。第2層はグラウンド／電源プレーン層であり、グラウンド／電源プレーン2a、誘電体層3bからなる。第3層は中層の伝送ライン層であり、中層の伝送ライン7、誘電体層3cからなる。第4層はグラウンド／電源プレーン層であり、グラウンド／電源プレーン2b、誘電体層3dからなる。

【0004】 図6は第2の従来例を示す高速信号伝送用回路基板のパッド部の構造を示す図であり、図6(a)はその高速信号伝送用回路基板のパッド部の平面図、図6(b)はその高速信号伝送用回路基板の伝送ラインのパッド部の断面図、図7はその高速信号伝送用回路基板の伝送ラインのパッド部の分解斜視図である。これらの図に示すように、第1層は、伝送ライン11、パッド14、誘電体層13aからなる。第2層はパッド14の直下に部分的くり抜き部15を設けたグラウンド／電源プレーン12a、誘電体層13bからなる。第3層はくり抜き部15より若干広めの配線禁止領域18、中層の伝送ライン17、誘電体層13cからなる。第4層はグラウンド／電源プレーン12b、誘電体層13dからなる。なお、16は伝送ラインとパッドとの接続部である。

【0005】

【発明が解決しようとする課題】 しかしながら、第1の従来例の場合、伝送ラインの幅と異なるパッドに対しては、インピーダンス整合を行っていなかった。また、伝送ラインをインピーダンス整合させているため、誘電体層の厚さが先に決まっており、パッドとグラウンド間の誘電体層の厚さが一定となっていることから、パッドに対してインピーダンス整合させようとした場合、パッドの幅を伝送ラインと同じにするより方法がないが、実際には部品搭載用パッドであったり、接続用パッドであったり、そのパッド幅はまちまちであり、インピーダンス整合が困難であるという問題点があった。

【0006】この問題点を解決するために、第2の従来例のパッド部の直下のグラウンドに部分的にくり抜き部を設け、グラウンドまでの誘電体層の厚さを変えることで、パッド幅を伝送ラインと同じ幅にせずにインピーダンス整合を図ることができた。しかし、伝送ラインと誘電体層の厚さによるインピーダンス整合の関係より、1層あたりの誘電体層の厚さが決まっていることから、パッドからグラウンドまでの厚さは誘電体層厚の整数倍に制限され、完全なインピーダンス整合は困難であるという問題点があった。したがって、パッド部で反射が起こり、高速信号の伝送特性を劣化させていた。

【0007】本発明は、以上述べた高速信号伝送用回路基板のパッド部のインピーダンス整合が困難であるという問題点を除去するため、伝送ラインより幅の広いパッドに対して、パッドから配線の引き出し方向にパッド直下のグラウンドのくり抜き部分を小さく形成して、パッドとグラウンドのオーバーラップ部分を形成し、このオーバーラップ量を調整することにより、インピーダンス整合を図り、パッド部での反射の少ない高速信号伝送用回路基板のパッド部の構造を提供することを目的とする。

【0008】

【課題を解決するための手段】本発明は、上記目的を達成するために、信号伝送用導体層と中層に形成したグラウンド／電源プレーンとの間に誘電体層を形成することによりインピーダンス整合を図る高速信号伝送用回路基板のパッド部の構造において、表面に形成される幅の広いパッド部を有する第1の信号伝送用導体層と、該第1の信号伝送用導体層の下方に誘電体層を介して形成される第1のグラウンド／電源プレーン層と、該第1のグラウンド／電源プレーン層の下方に誘電体層を介して形成される第2の信号伝送用導体層と、該第2の信号伝送用導体層の下方に誘電体層を介して形成される第2のグラウンド／電源プレーン層と、前記パッド部の直下の前記第1のグラウンド／電源プレーン層に該パッド部の配線引き出し方向の寸法は小さく、該パッド部の配線引き出し方向以外の方向の寸法は若干大きく形成されるくり抜き部と、前記第2の信号伝送用導体層に、前記第1のグラウンド／電源プレーン層のくり抜き部より若干大きめの配線禁止領域とを設けるようにしたものである。

【0009】また、信号伝送用導体層と中層に形成したグラウンド／電源プレーンとの間に誘電体層を形成することによりインピーダンス整合を図る高速信号伝送用回路基板において、表面に形成される幅の広いパッド部を有する第1の信号伝送用導体層と、該第1の信号伝送用導体層の下方に誘電体層を介して形成される第1のグラウンド／電源プレーン層と、該第1のグラウンド／電源プレーン層の下方に誘電体層を介して形成される第2の信号伝送用導体層と、該第2の信号伝送用導体層の下方に誘電体層を介して形成される第2のグラウンド／電源プレーン層と、該第2のグラウンド／電源プレーン層の下方に誘電

体層を介して形成される第3の信号伝送用導体層と、該第3の信号伝送用導体層の下方に誘電体層を介して形成される第3のグラウンド／電源プレーン層と、前記パッド部の直下の前記第1のグラウンド／電源プレーン層に該パッド部の配線引き出し方向の寸法は小さく、該パッド部の配線引き出し方向以外の方向の寸法は若干大きく形成される第1のくり抜き部と、前記第2の信号伝送用導体層に、前記第1のくり抜き部より若干大きめの第1の配線禁止領域と、前記パッド部の直下の前記第2のグラウンド／電源プレーン層に該パッド部の配線引き出し方向の寸法は若干小さく、前記パッド部の配線引き出し方向以外の方向の寸法は前記第1のくり抜き部より若干大きく形成される第2のくり抜き部と、前記第2の信号伝送用導体層に、前記第2のくり抜き部より若干大きめの第2の配線禁止領域とを設けるようにしたものである。

【0010】

【作用】本発明によれば、上記したように、高速信号伝送用回路基板のパッド部でパッド直下のグラウンド／電源プレーンにくり抜き部を設ける際、パッドから伝送ラインの引き出し方向にパッドとグラウンド／電源プレーンのオーバーラップをインピーダンス整合が図れるようにくり抜き部を形成し、パッドからグラウンド／電源プレーンまでの誘電体層の厚さを部分的に変化させることにより、インピーダンス整合を図り、反射を抑え、高速信号の伝送特性の向上を図ることができる。

【0011】

【実施例】以下、本発明の実施例について図を参照しながら詳細に説明する。図1は本発明の第1の実施例を示す高速信号伝送用回路基板のパッド部の構造を示す図であり、図1(a)はその高速信号伝送用回路基板のパッド部の上面図、図1(b)はその高速信号伝送用回路基板のパッド部の断面図、図2はその高速信号伝送用回路基板のパッド部の分解斜視図である。

【0012】これらの図において、21は表層の伝送ライン、22a及び22bはグラウンド／電源プレーン、23a～23dは誘電体層、24は表層の伝送ライン21のパッド、25は第1のグラウンド／電源プレーン22aのくり抜き部、26は伝送ライン21とパッド24の接続部、27は中層の伝送ライン、28は配線禁止領域、29はパッド24と第1のグラウンド／電源プレーン22aとのオーバーラップ部である。

【0013】ここで、表層の伝送ライン21は、その伝送ライン21の幅と第1のグラウンド／電源プレーン22aまでの厚さ、すなわち、誘電体層23aの厚さによりインピーダンス整合されている。その表層の伝送ライン21はパッド24に接続されている。このパッド24は、その表層の伝送ライン21よりも幅が広い。そのパッド24の直下の第1のグラウンド／電源プレーン22aにくり抜き部25を設ける。この際、くり抜き部25は、パッド24から表層の伝送ライン21の引き出し方

向以外はパッド24より若干大きく、引き出し方向には若干小さく形成する。したがって、パッド24と第1のグラウンド/電源プレーン22aのオーバーラップ部29が設けられる。

【0014】また、グラウンド/電源プレーン22a及び22b間の中層の伝送ライン27の信号層には、くり抜き部25よりも若干広めの配線禁止領域28を設ける。このように構成し、オーバーラップ部29のオーバーラップ量を調節することにより、表層の伝送ライン21のパッド24からグラウンド/電源プレーン22bまでの誘電体層の厚さを部分的に変えることができ、パッド部のインピーダンス整合を図ることができる。

【0015】本発明の高速信号伝送用回路基板における特性インピーダンスのシュミレーション結果を図3に示す。この図において、誘電率4.9の多層基板、表層の伝送ラインの幅0.2mm、誘電体層厚0.11mm/層、周波数(f)10GHzの場合において、図3

(a)に示すような3種類のパッドサイズ、つまり、パッドAはパッド長さlが2.5mm、パッド幅wが0.3mmであり、パッドBはパッド長さlが2.5mm、パッド幅wが0.4mmであり、パッドCはパッド長さlが2.5mm、パッド幅wが0.5mmである。

【0016】このようなパッドサイズでシュミレーションを行った。ここで、特性インピーダンス( $Z_0$ )を50Ωにするには、図3(b)の縦軸の特性インピーダンス50Ωと各パッドのシュミレーション結果が交わる点よりオーバーラップ量(L)が求まる。すなわち、パッドA(長さlが2.5mm、幅wが0.3mm)の場合、オーバーラップ量1.0mm、パッドB(長さlが2.5mm、幅wが0.4mm)の場合、オーバーラップ量0.5mm、パッドC(長さlが2.5mm、幅wが0.5mm)の場合、オーバーラップ量0.2mmとすれば、インピーダンス整合が可能になる。

【0017】次に、本発明の第2実施例について説明する。図4は本発明の第2実施例を示す高速信号伝送用回路基板のパッド部の構造を示す図であり、図4(a)はその高速信号伝送用回路基板のパッド部の上面図、図4(b)はその高速信号伝送用回路基板のパッド部の断面図である。この実施例では、表層のパッドの幅が広がった場合について述べる。

【0018】この図において、31は表層の伝送ライン、32a~32cはグラウンド/電源プレーン、33a~33fは誘電体層、34は表層の伝送ライン31のパッド、35aは第1のグラウンド/電源プレーン32aのくり抜き部、35bは第2のグラウンド/電源プレーン32bのくり抜き部、36は表層の伝送ライン31とパッド34の接続部、37a及び37bは中層の伝送ライン、38a及び38bは中層の伝送ラインの配線禁止領域、39aは表層の伝送ライン31のパッド34と第1のグラウンド/電源プレーン32aとのオーバーラップ

部、39bは表層の伝送ライン31のパッド34と第2のグラウンド/電源プレーン32bとのオーバーラップ部である。

【0019】この実施例では、第1実施例では2層のグラウンド/電源プレーンであったものを3層に増やし、表層の伝送ライン31のパッド34と第1のグラウンド/電源プレーン32aとのオーバーラップ部39a及び表層の伝送ライン31のパッド34と第2のグラウンド/電源プレーン32bとのオーバーラップ部39bを調節することにより、インピーダンス整合を図ることができる。

【0020】なお、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づいて種々の変形が可能であり、これらを本発明の範囲から排除するものではない。

#### 【0021】

【発明の効果】以上、詳細に説明したように、本発明によれば、高速信号伝送用回路基板のパッド部でパッド直下のグラウンド/電源プレーンにくり抜き部を設ける際、パッドから伝送ラインの引き出し方向に、パッドとグラウンド/電源プレーンのオーバーラップをインピーダンス整合が図れるようにくり抜き部を形成する。

【0022】したがって、パッドからグラウンド/電源プレーンまでの誘電体層の厚さを部分的に変化させることにより、インピーダンス整合を図り、反射を抑え、高速信号の伝送特性の向上を図ることができる。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施例を示す高速信号伝送用回路基板のパッド部の構造を示す図である。

【図2】本発明の第1の実施例を示す高速信号伝送用回路基板のパッド部の分解斜視図である。

【図3】本発明の高速信号伝送用回路基板における特性インピーダンスのシュミレーション結果を示す図である。

【図4】本発明の第2の実施例を示す高速信号伝送用回路基板のパッド部の構造を示す図である。

【図5】第1の従来例を示す高速信号伝送用回路基板のパッド部の構造を示す図である。

【図6】第2の従来例を示す高速信号伝送用回路基板のパッド部の構造を示す図である。

【図7】第2の従来例を示す高速信号伝送用回路基板の伝送ラインのパッド部の分解斜視図である。

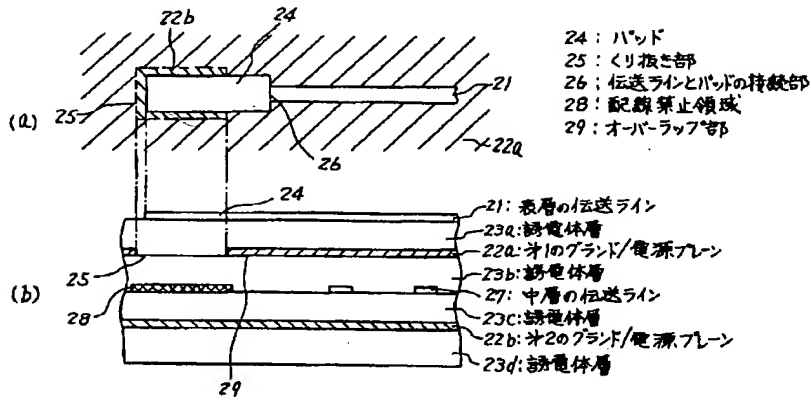
#### 【符号の説明】

21, 31 表層の伝送ライン  
22a, 22b, 32a~32c グラウンド/電源プレーン  
23a~23d, 33a~33f 誘電体層  
24, 34 表層の伝送ラインのパッド  
25, 35a, 35b くり抜き部  
26, 36 伝送ラインとパッドの接続部  
27, 37a, 37b 中層の伝送ライン

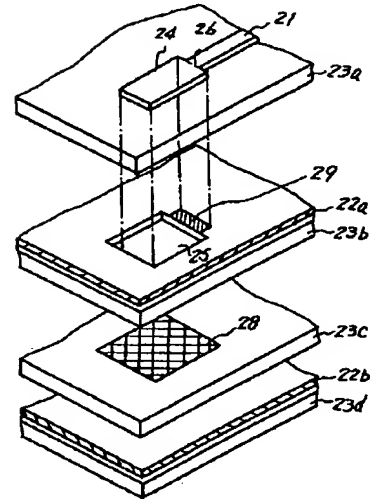
28, 38a, 38b 配線禁止領域

29, 39a, 39b オーバーラップ部

【図1】



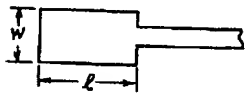
【図2】



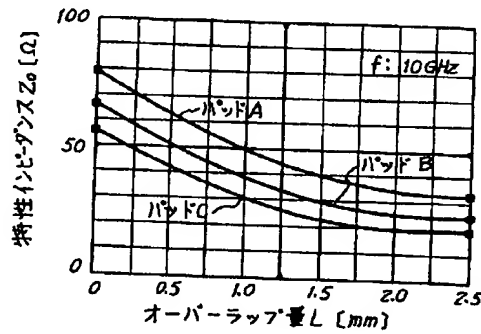
【図3】

	$l$	$w$
パッドA	2.5mm	0.3mm
パッドB		0.4mm
パッドC		0.5mm

$l$ : パッドの長さ  
 $w$ : パッドの幅

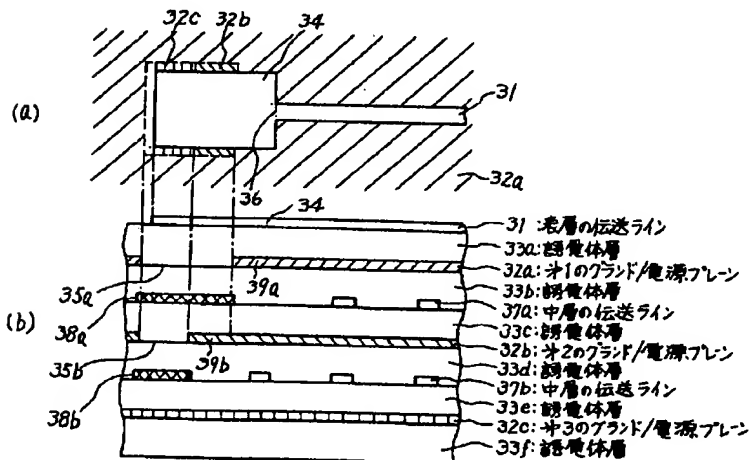


(a)

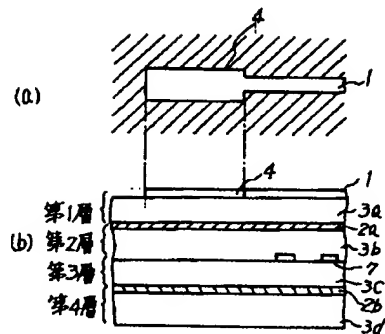


(b)

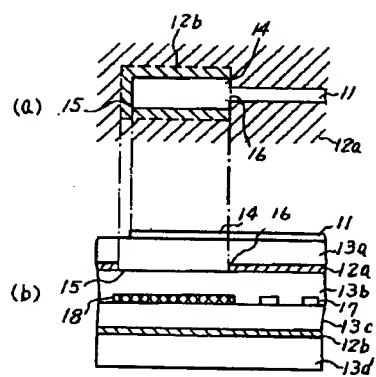
【図4】



【図5】



【図6】



【図7】

